

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-86492

(43) 公開日 平成7年(1995)3月31日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 25/04

25/18

H 0 1 L 25/ 04

Z

審査請求 未請求 請求項の数3 O L (全 6 頁)

(21) 出願番号

特願平5-224790

(22) 出願日

平成5年(1993)9月9日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 飯島 真紀

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

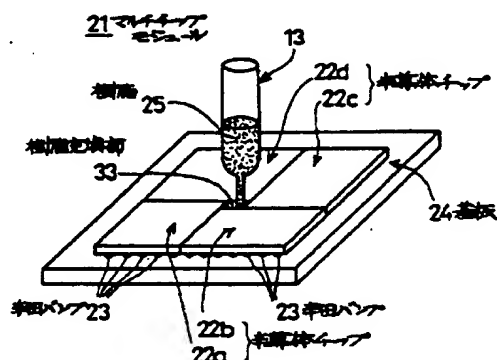
(74) 代理人 弁理士 伊東 忠彦

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【目的】 本発明は半導体チップを半田バンプ等によりフェイスダウンでフリップチップするマルチチップモジュールタイプの半導体装置及びその製造方法に関し、装置の小型化を図りつつ放熱特性及び信頼性の向上を図ることを目的とする。

【構成】 複数の半導体チップ22a～22dを基板24上にバンプ23を用いて接合すると共に、半導体チップ22a～22dと基板24との離間部分に樹脂25を充填してなる半導体装置において、上記複数の半導体チップ22a～22dを隣接配置してマルチチップモジュール21を形成すると共に、このマルチチップモジュール21の複数の半導体チップ22a～22dが隣接する位置に樹脂25を充填する樹脂充填部33を形成する。



【特許請求の範囲】

【請求項1】 複数の半導体チップ（22a～22d）を基板（24）上に突起電極（23）を用いて接合すると共に、該半導体チップ（22a～22d）と該基板（24）との離間部分に樹脂（25）を充填してなる半導体装置において、

該複数の半導体チップ（22a～22d）を隣接配置すると共に、

該複数の半導体チップ（22a～22d）が隣接する位置の略中央位置に該樹脂（25）を充填する樹脂充填部（33）を形成してなることを特徴とする半導体装置。

【請求項2】 複数の半導体チップ（22a～22d）を基板（24）上に突起電極（23）を用いて接合すると共に、該半導体チップ（22a～22d）と該基板（24）との離間部分に樹脂（25）を充填してなる半導体装置において、

上記各半導体チップ（22a～22d）の角部に切欠部（34）を形成すると共に、

該複数の半導体チップ（22a～22d）を該切欠部（34）が対向するよう隣接配置することにより、該複数の半導体チップ（22a～22d）の隣接する位置の略中央に該樹脂（25）を充填する樹脂充填部（35）を形成してなることを特徴とする半導体装置。

【請求項3】 突起電極（23）を設けた複数の半導体チップ（22a～22d）を基板（24）上に配置することにより該半導体チップ（22a～22d）と該基板（24）との間に間隙部を形成すると共に、該複数の半導体チップ（22a～22d）が夫々隣接し、かつ該複数の半導体チップ（22a～22d）が隣接する位置の略中央位置に樹脂（25）を充填する樹脂充填部（33）を形成するチップ配置工程と、

該樹脂充填部（33）より上記間隙部に該樹脂（25）を充填する工程とを有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置及びその製造方法に係り、特に半導体チップを突起電極（半田バンプ等）によりフェイスダウンでフリップチップするマルチチップモジュールタイプの半導体装置及びその製造方法に関する。

【0002】 近年、半導体チップの高速化、高密度化に伴い、半導体チップを半田バンプ等によりフェイスダウンでフリップチップするマルチチップモジュール（MCM）技術の開発が要求されている。

【0003】 また、MCMにおいては半田バンプ等の長寿命化及び半導体チップから基板への効率的な熱伝導を行うために半導体チップと基板との間にバンプを埋設するように絶縁性、高熱伝導性を有する樹脂を充填することが行われている。

【0004】 従って、上記樹脂の充填を確実に行うことは、バンプの長寿命化及び半導体チップの放熱性の向上を図り半導体装置の信頼性を向上させる面より重要となる。

【0005】

【従来の技術】 図6は従来の半導体装置に組み込まれていたマルチチップモジュール1を示している。本従来例においては、4個の半導体チップ2a～2dを配設したマルチチップモジュール1を示している。

【0006】 同図に示すように、従来においては半導体チップ2a～2dは離間配設されており、各半導体チップ2a～2dは半田バンプ3を用いて基板4に接続されている。具体的には各半導体チップ2a～2dに形成されている電極には半田バンプ3が設けられており、また基板4には上記電極に対応したリード電極（図示せず）が形成されている。

【0007】 そして、半導体チップ2a～2dに形成されている半田バンプ3をリード電極に位置決めした上で、半導体チップ2a～2dを基板4にフェイスダウンし、加熱することにより半田バンプ3をリード電極に溶着させる。上記のフリップチップボンディング法を用いて半導体チップ2a～2dを基板4に接続することにより、電極数に拘わらず一度に半導体チップ2a～2dと基板4との接続を行うことができ、また多数電極の半導体チップに対して対応できる利点がある。

【0008】 また、各半導体チップ2a～2dと基板4との離間部分には樹脂5（図7に梨地で示す）が充填させる。この樹脂5は絶縁性、高熱伝導性を有するものが選定されており、この樹脂5を配設することにより、半田バンプ3の酸化を防止でき半田バンプ3の長寿命化を図ることができる。また、樹脂5は高熱伝導性を有しているため、半導体チップ2a～2dで発生した熱は樹脂5を介して基板4に放熱されてゆく。よって樹脂5を配設することによりマルチチップモジュール1の放熱特性を向上させることができる。

【0009】 従来、樹脂5を半導体チップ2a～2dと基板4との離間部分に充填する方法としては、図6に示されるように、基板4に配設された半導体チップ2a～2dの外周位置に樹脂充填用シリンダ13を用いて樹脂5を垂らし、そして基板4を斜めに傾ける等を行うことにより樹脂5を半導体チップ2a～2dと基板4との離間部分に流し込む方法が取られていた。

【0010】 図7はマルチチップモジュール1が実装された半導体装置6を示している。同図において、7はセラミック製のパッケージであり、マルチチップモジュール1はこのパッケージ7内に搭載される。また、パッケージ7に形成されている内部電極8とマルチチップモジュール1の基板4に形成されている外部接続電極9との間にはワイヤボンディングによりワイヤ10が接続されている。

【0011】一方、パッケージ7の外側にはリード11が配設されており、このリード11と内部電極8とはパッケージ7の内部に形成されている内部配線により接続されている。従って、マルチチップモジュール1の各半導体チップ2a~2dの電極はワイヤ10、パッケージ7内の内部電極及び内部配線を介してリード11に引き出される。

【0012】また、マルチチップモジュール1が配設されたパッケージ7の上部には、金属製のキャップ12が取り付けられ、これによりマルチチップモジュール1はパッケージ7の内部に封止される構成とされていた。

【0013】

【発明が解決しようとする課題】近年、半導体装置に対する小型化の要求は益々増大してきており、マルチチップモジュール1を搭載した半導体装置1に対しても同様の要望がある。そこで、半導体装置の小型化を図るため、図6に示したような各半導体チップ2a~2dを基板4上に離間配設した構成に代えて、図8に示されるように各半導体チップ2a~2dを近接配設した構成のマルチチップモジュール1aが考えられる。

【0014】しかるに、各半導体チップ2a~2dを近接配設した構成のマルチチップモジュール1aでは小型化は図れるものの、樹脂5を充填する際、従来のように半導体チップ2a~2dの外部から樹脂5を流し込む方法では、樹脂5が確実に半導体チップ2a~2dと基板4との間に充填することができないという問題点があった。

【0015】これは、半導体チップ2a~2dを近接配設した場合、図8に示される例では、各半導体チップ2a~2dの外側4辺の内、2辺が他の半導体チップと当接するため、この当接した2辺からは樹脂5を充填することができないことによる。よって、単に各半導体チップ2a~2dを近接配設した構成のマルチチップモジュール1aでは、特に中央位置において樹脂5の充填を確実にすることが難しく、この中央位置において半田バンプ3の酸化が生じ半田バンプ3の寿命低下が発生すると共に、放熱特性が劣化するという問題点があった。

【0016】本発明は上記の点に鑑みてなされたものであり、装置の小型化を図りつつ放熱特性及び信頼性の向上を図り得る半導体装置及びその製造方法を提供することを目的とする。

【0017】

【課題を解決するための手段】上記課題を解決するために、本発明では、複数の半導体チップを基板上に突起電極を用いて接合すると共に、この半導体チップと基板との離間部分に樹脂を充填してなる半導体装置において、上記複数の半導体チップを隣接配置すると共に、この半導体チップ集合体の隣接する略中央位置に上記樹脂を充填する樹脂充填部を形成したことを特徴とするものである。

【0018】また、複数の半導体チップを基板上に突起電極を用いて接合すると共に、この半導体チップと基板との離間部分に樹脂を充填してなる半導体装置において、上記各半導体チップの角部に切欠部を形成すると共に、この複数の半導体チップを上記切欠部が対向するよう隣接配置することにより、複数の半導体チップの隣接する位置の略中央に上記樹脂を充填する樹脂充填部を形成したことを特徴とするものである。

【0019】また、上記半導体装置の製造方法において、突起電極を設けた複数の半導体チップを基板上に配置することにより半導体チップと基板との間に間隙部を形成すると共に、複数の半導体チップが夫々隣接し、かつこの複数の半導体チップが隣接する位置の略中央位置に樹脂を充填する樹脂充填部(33)を形成するチップ配置工程と、上記樹脂充填部より上記間隙部に該樹脂を充填する工程とを有することを特徴とするものである。

【0020】

【作用】上記構成とされた半導体装置及びその製造方法によれば、複数の半導体チップが近接配設された構成であるため、半導体チップ集合体の小型化を図ることができる。

【0021】また、半導体チップの隣接位置に形成された樹脂充填部を介して樹脂を半導体チップと基板との間に充填することが可能となるため、複数の半導体チップを近接配設しても、半導体チップと基板とが対向する全領域に樹脂を充填することが可能となる。

【0022】

【実施例】次に本発明の実施例について図面と共に説明する。

【0023】図1は本発明の一実施例である半導体装置20の縦断面を示している。同図において、27はセラミック製のパッケージであり、本発明の要部となるマルチチップモジュール21はこのパッケージ27内に搭載されている。このマルチチップモジュール21は、後に詳述するように基板24の上部に複数(本実施例では4個)の半導体チップ22a~22dが配設された構成とされている。

【0024】マルチチップモジュール21の基板4の上面外周位置には、各半導体チップ22a~22dと電気的に接続された外部接続電極29が形成されており、またパッケージ27の内部段差部には内部電極28が形成されている。この外部接続電極29と内部電極28との間には、ワイヤボンディングによりワイヤ30が接続されており、両者28、29の電気的接続が行われている。

【0025】一方、パッケージ27の外側にはリード31が配設されており、このリード31と内部電極28とはパッケージ27の内部に形成されている内部配線(パッケージ27は多層構造となっており、内部に内部配線が形成されている)により接続されている。従って、マ

ルチチップモジュール21の各半導体チップ22a~22dの電極はワイヤ30、パッケージ27内の内部電極及び内部配線を介してリード31に引き出される。

【0026】また、マルチチップモジュール21が配設されたパッケージ27の上には、金属製のキャップ32が取り付けられ、これによりマルチチップモジュール21はパッケージ27の内部に封止される構成とされている。尚、上記したパッケージ27の構造は従来のパッケージ7の構造と基本的に同一構造である。

【0027】続いて、本発明の要部となるマルチチップモジュール21の構造について、図1に加え図2、図3を用いて説明する。

【0028】図2及び図3に示されるように、本実施例に係るマルチチップモジュール21は、半導体チップ22a~22dを基板24の中央位置に隣接（近接）するよう配設したことを第1の特徴とする。即ち、従来と異なり各半導体チップ22a~22dを離間配設することなく、各半導体チップ22a~22dが当接するよう配設した構成とされている。

【0029】このように、各半導体チップ22a~22dを離間させることなく隣接配設することにより、従来と比べて小さな基板24に従来と同数（本実施例では4個）の半導体チップ22a~22dを搭載することが可能となり、半導体装置20の小型化を図ることができる（図1と図7とを比較参照のこと）。

【0030】また、本実施例に係るマルチチップモジュール21は、単に各半導体チップ22a~22dを基板24の中央位置に隣接配設しただけではなく、隣接される各半導体チップ22a~22dの略中央位置に樹脂25を充填する樹脂充填部33を形成したことを第2の特徴とするものである。

【0031】上記のように樹脂充填部33を形成するのは、各半導体チップ22a~22dの配列を適宜選定すればよく、容易に形成することができる。また、特に他の構成物を要することもなく、樹脂充填部33を形成することにより徒に半導体装置20の製品コストが上昇するようなこともない。

【0032】次に、上記構成とされたマルチチップモジュール21の製造手順について説明する。

【0033】各半導体チップ22a~22dには、従来と同様に半田パンプ23が配設されており、各半導体チップ22a~22dは半田パンプ23を用いて基板24に接続される。具体的には各半導体チップ22a~22dに形成されている電極には半田パンプ23が予め設けられており、また基板24には上記電極に対応したリード電極（図示せず）が形成されている。

【0034】そして、半導体チップ22a~22dに形成されている半田パンプ23をリード電極に位置決めした上で、半導体チップ22a~22dを基板4にフェイスダウンし、加熱することにより半田パンプ23をリー

ド電極に溶着させる。この際、リード電極の形成位置は、その上部に半導体チップ22a~22dを搭載した状態において、上記のように各半導体チップ22a~22dが隣接し、かつその略中央位置に樹脂充填部33が形成されるよう形成位置が設定されている。また、上記のように半導体チップ22a~22dが基板4上に配設されることにより、半導体チップ22a~22dと基板4との間には半田パンプ23の高さ分の間隙部が形成される。

【0035】上記のように、基板24の略中央位置に半導体チップ22a~22dが隣接配設されると、続いて各半導体チップ22a~22dと基板24との離間部分に対する樹脂25（各図に梨地で示す）の充填処理が行われる。

【0036】樹脂25は絶縁性、高熱伝導性を有するものが選定されており、この樹脂25を配設することにより、半田パンプ23の酸化を防止でき半田パンプ23の長寿命化を図ることができ、また半導体チップ22a~22dで発生した熱の基板24への放熱特性を向上させることができる。

【0037】前記したように、本実施例に係るマルチチップモジュール21では、隣接配設された半導体チップ22a~22dの略中央位置に樹脂充填部33が形成されており、各半導体チップ22a~22dの相互に当接しない側面からの樹脂充填に加えて、この樹脂充填部33から樹脂5を充填することが可能となる。図2は樹脂充填部33から樹脂5を充填している状態を示している。

【0038】このように、樹脂充填部33を介して隣接配設された半導体チップ22a~22dの略中央位置に樹脂25を充填することが可能となることより、樹脂25を半導体チップ22a~22dと基板24との対向する全領域に充填することが可能となる。

【0039】これにより、半田パンプ23を確実に樹脂25により封止することができるため、半田パンプ23の寿命低下を防止することができる。また、各半導体チップ22a~22dと基板24が樹脂25により確実に接続されるため各半導体チップ22a~22dで発生する熱を効率的に基板24に放熱することができ、放熱特性を向上させることができる。

【0040】図4及び図5は上記した実施例の変形例を示している。図1乃至図3を用いて説明した実施例においては、樹脂充填部33を形成する方法として各半導体チップ22a~22dの配設位置を適宜選定することにより形成していた。

【0041】しかるに、図4に示すように、各半導体チップ22の適宜位置に切欠34を形成しておき、複数の半導体チップ22を隣接配設する際、図5に示すように、この各半導体チップ22a~22dに形成された切欠34が対峙するよう半導体チップ22a~22dを配

設することにより樹脂充填部 35 を形成する構成としてもよい。この切欠 34 を形成することにより樹脂充填部 35 を形成する構成では、各半導体チップ 22a~22d の並べ方を考慮する必要がないため、各半導体チップ 22a~22d の配設位置の設定を容易に行うことができる。

【0042】

【発明の効果】 上述の如く本発明によれば、半導体装置の小型化を図りつつ次のような効果を得ることができる。

【0043】 バンプ等を確実に樹脂により封止することができるため、バンプ等の寿命低下を防止することができる。

【0044】 また、各半導体チップと基板とが樹脂により確実に接続されるため各半導体チップで発生する熱を効率的に基板に放熱することができ、放熱特性を向上させることができる。

【図面の簡単な説明】

【図1】 本発明の一実施例である半導体装置の縦断面図である。

【図2】 本発明の一実施例である半導体装置に組み込まれるマルチチップモジュールの斜視図である。

【図3】 本発明の一実施例である半導体装置に組み込まれるマルチチップモジュールの平面図である。

【図4】 図1乃至図3で示した実施例の変形例に用いる

半導体チップを示す斜視図である。

【図5】 図1乃至図3で示した実施例の変形例に用いるマルチチップモジュールの平面図である。

【図6】 従来の半導体装置の一例に組み込まれるマルチチップモジュールの斜視図である。

【図7】 従来の半導体装置の一例を示す縦断面図である。

【図8】 半導体チップ隣接配設したマルチチップモジュールの斜視図である。

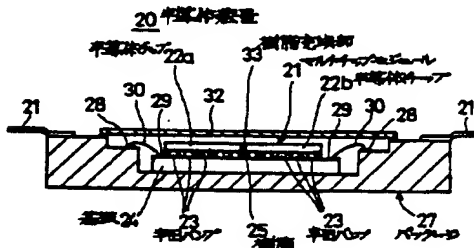
10

【符号の説明】

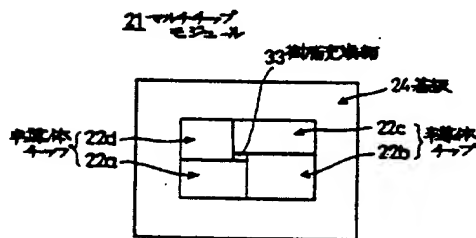
- 20 半導体装置
- 21 マルチチップモジュール
- 22, 22a~22d 半導体チップ
- 23 半田バンプ
- 24 基板
- 25 樹脂
- 27 パッケージ
- 28 内部電極
- 29 外部接続電極
- 30 ワイヤ
- 31 リード
- 32 キャップ
- 33, 35 樹脂充填部
- 34 切欠

20

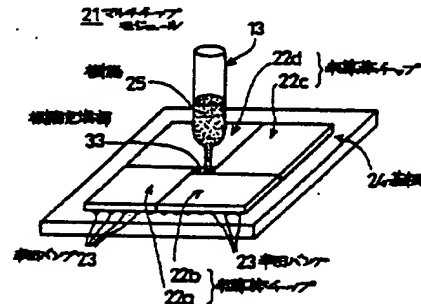
【図1】



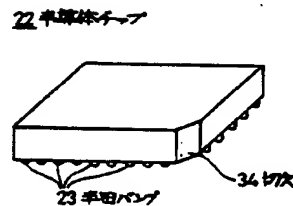
【図3】



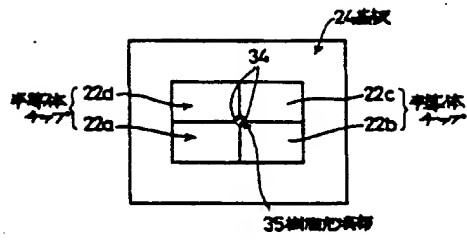
【図2】



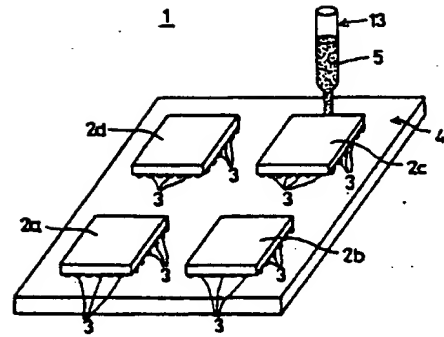
【図4】



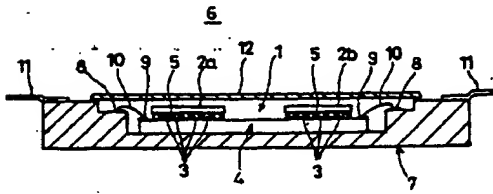
【図5】



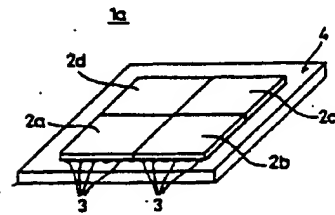
【図6】



【図7】



【図8】



JAPAN PATENT OFFICE

PATENT LAID-OPEN OFFICIAL GAZETTE

Laid-Open No.

H.7-86492

Laid-Open

H.7 (1995) Mar. 31

Application No.: H.5-224790

Filed: H.5 (1993) Sep. 9

Inventor: Masanori Iijima
1015 Kamiodanaka, Nakahara-ku, Kawasaki-
shi, Kanagawa
Fujitsu, Ltd.

Applicant: Fujitsu, Ltd.
1015 Kamiodanaka, Nakahara-ku, Kawasaki-
shi, Kanagawa

Attorney, Agent: Tadahiko Ito

TITLE OF THE INVENTION

Semiconductor Device and its Manufacturing Method

ABSTRACT

[Purpose]

The purpose of this invention is to improve the heat radiating characteristics and reliability of a multichip module-type semiconductor device in which semiconductor chips are flip-chip bonded in a face-down state with solder bumps, while the device is miniaturized.

[Configuration]

In a semiconductor device in which semiconductor chips 22a to 22d are bonded to substrate 24 using bumps 23 and the separate space between semiconductor chips 22a to 22d and substrate 24 is filled with resin 25, multichip module 21 is formed by adjacently arranging semiconductor chips 22a to 22d, and resin-filled section 33 is formed so that the space between adjoining semiconductor chips 22a to 22d of multichip module 21 can be filled with resin.

WHAT IS CLAIMED

1. A semiconductor device in which plural semiconductor chips (22a to 22d) are bonded to a substrate (24) using protruding electrodes (23) and a separate space between semiconductor chips (22a to 22d) and the substrate (24) is filled with resin (25), comprising adjacently arranged semiconductor chips (22a to 22d) and a resin-filled section (33) formed at the center of adjoining semiconductor chips (22a to 22d) to be filled with resin (25).

2. A semiconductor device in which plural semiconductor chips (22a to 22d) are bonded to a substrate (24) using protruding electrodes (23) and a separate space between

semiconductor chips (22a to 22d) and the substrate (24) is filled with resin (25), comprising semiconductor chips (22a to 22d) with a notch (34) at the chip corner and a resin-filled section (33) formed by adjacently arranging semiconductor chips (22a to 22d) with the notches (34) facing each other at the center of adjoining semiconductor chips (22a to 22d) to be filled with resin (25).

3. A manufacturing method of semiconductor devices comprising the steps of:
forming a separate space between plural semiconductor chips (22a to 22d) with protruding electrodes (23) and a substrate (24) by arranging semiconductor chips (22a to 22d) on the substrate (24),
forming a resin-filled section (33) at the center of adjoining semiconductor chips (22a to 22d) to be filled with resin (25), and
filling the separate space with resin (25) from the resin-filled section (33).

DETAILED DESCRIPTION OF THE INVENTION

[0001]

[Scope of Utilization in Industry]

This invention relates to a semiconductor device and its manufacturing method, in particular, a multichip module-type semiconductor device in which semiconductor chips are flip-chip bonded in a face-down state with protruding electrodes (solder bumps).

[0002]

Recently, the development of technology for a multichip module (MCM) in which semiconductor chips are flip-chip bonded in a face-down state with solder bumps has been required because of the need for semiconductor chips with higher speeds and densities.

[0003]

For MCMs, the space between semiconductor chips and the substrate is filled with resin having the characteristics of insulation and high heat conductivity so that solder bumps can have a longer lifetime and efficient heat conductivity from semiconductor chips to the substrate.

[0004]

Therefore, it is important to fill this space between the semiconductor chips and substrate with resin in order to lengthen bump lifetime and to improve the heat radiating characteristics and reliability of a semiconductor device.

[0005]

[Prior Art]

Figure 6 shows multichip module 1 incorporated into a conventional semiconductor device. This prior art shows multichip module 1 in which four semiconductor chips 2a to 2d are arranged.

[0006]

As shown in figure 6, semiconductor chips 2a to 2d are arranged separately and bonded to substrate 4 with solder bumps 3. In detail, solder bumps 3 are formed on electrodes that have been formed on semiconductor chips 2a to 2d, and lead electrodes (not shown) corresponding to the above electrodes are formed on substrate 4.

[0007]

After solder bumps 3 formed on semiconductor chips 2a to 2d are aligned to the lead electrodes, semiconductor chips 2a to 2d are heated in a face-down state to substrate 4 in order to weld solder bumps 3 to the lead electrodes. By using the flip-chip bonding method, semiconductor chips 2a to 2d can be bonded to substrate 4 at once regardless of the number of electrodes. This method can be utilized for multiple-electrode semiconductor chips.

[0008]

A separate space between semiconductor chips 2a to 2d and substrate 4 is filled with resin 5 (figure 7). Resin 5 has the characteristics of insulation and high heat conductivity. Filling resin 5 can prevent solder bumps 3 from being oxidized and can lengthen the lifetime of solder bumps 3. Since resin 5 has the high heat-conductivity characteristics, heat that has been generated from semiconductor chips 2a to 2d is radiated through resin 5 to substrate 4. Therefore, filling with resin 5 can improve the heat radiating characteristics of multichip module 1.

[0009]

Conventionally, to fill a separate space between semiconductor chips 2a to 2d and substrate 4 with resin 5, as shown in figure 6, resin 5 is dropped with resin-filling cylinder 13 at the periphery of semiconductor chips 2a to 2d arranged on substrate 4, and substrate 4 is set at an incline in order to flow resin 5 into the separate space between semiconductor chips 2a to 2d and substrate 4.

[0010]

Figure 7 shows a semiconductor device incorporating multichip module 1. In this figure, ceramic package 7 incorporates multichip module 1, and wires 10 are connected between internal electrodes 8 formed on package 7 and external connection electrodes 9 formed on substrate 4 of multichip module 1 by wire bonding.

[0011]

Leads 11 formed on package 7 are connected to internal electrodes 8 through internal wires formed in package 7. Therefore, the electrodes of semiconductor chips 2a to 2d in multichip module 1 are connected to leads 11 via the internal electrodes and internal wires of package 7.

[0012]

Metal cap 12 is then attached on package 7 incorporating multichip module 1, and multichip module 1 is sealed in package 7.

[0013]

[Problems to be Solved by the Invention]

In recent years, the miniaturization of semiconductor devices has been increasingly required. There are similar requirements for the semiconductor device that incorporates multichip module 1. For the miniaturization of semiconductor devices, in place of the configuration in which semiconductor chips 2a to 2d are separately arranged on substrate 4 as shown in figure 6, multichip module 1a in which semiconductor chips 2a to 2d are adjacently arranged can be seen, as shown in figure 8.

[0014]

Multichip module 1a in which semiconductor chips 2a to 2d are adjacently arranged can be miniaturized. However, in the conventional method, in which resin 5 is flowed from the periphery of semiconductor chips 2a to 2d, the separate space between semiconductor chips 2a to 2d and substrate 4 cannot be precisely filled with resin 5.

[0015]

When semiconductor chips 2a to 2d are adjacently arranged as shown in figure 8, since two sides of each semiconductor chip are in contact with the sides of other semiconductor chips, resin 5 cannot be filled from the adjoining sides. Therefore, in multichip module 1a in which semiconductor chips 2a to 2d are adjacently arranged, it is difficult to precisely fill resin 5 at the center. Accordingly, solder bumps 3 may be oxidized and its lifetime may be shortened at the center as well as its heat radiating characteristics will begin to deteriorate.

[0016]

The objective of this invention is to provide a semiconductor device and its manufacturing method which improve the heat radiating characteristics and reliability of the device and also enable the device to be miniaturized at the same time.

[0017]

[Means for Solving the Problem]

To solve the above problems, a semiconductor device, in which plural semiconductor chips are bonded to a substrate using protruding electrodes and the separate space between semiconductor chips and the substrate is filled with resin, comprises adjacently arranged semiconductor chips and a resin-filled section formed at the center of adjoining semiconductor chips to be filled with resin.

[0018]

In a semiconductor device in which plural semiconductor chips are bonded to a substrate using protruding electrodes and the separate space between semiconductor chips and the substrate is filled with resin, a notch is formed at the corner of each semiconductor chip, and a resin-filled section is formed by adjacently arranging semiconductor chips with the notches facing the center of the adjoining semiconductor chips to be filled with resin.

[0019]

A manufacturing method of semiconductor devices comprises the steps of forming a separate space between plural semiconductor chips with protruding electrodes and a substrate by arranging semiconductor chips on the substrate, forming a resin-filled section at the center of adjoining semiconductor chips to be filled with resin, and filling the separate space with resin from the resin-filled section.

[0020]

[Operation]

For the above configured semiconductor device and its manufacturing method, since plural semiconductor chips are adjacently arranged, a multichip module can be miniaturized.

[0021]

In addition, since the separate space between semiconductor chips and the substrate is filled with resin through the resin-filled section formed at the adjoining position of the semiconductor chips, the entire area in which the semiconductor chips face the substrate can be filled with resin even when plural semiconductor chips are adjacently arranged.

[0022]

[Embodiment]

This invention is described in detail below based on an embodiment shown in the accompanying drawings.

[0023]

Figure 1 shows the cross-section of semiconductor device 20 related to an embodiment of this invention. In figure 1, item 27 is a ceramic package, and multichip module 21, which is the main unit of this invention, is incorporated in package 27. In multichip module 21, four semiconductor chips 22a to 22d are arranged on substrate 24, as described later.

[0024]

External connection electrodes 29 are formed on the periphery of substrate 24 in multichip module 21 to be electrically connected with semiconductor chips 22a to 22d. Internal electrodes 28 are formed on the inside step of package 27. Wires 30 are formed by wire bonding to electrically connect between external connection electrodes 29 and internal electrodes 28.

[0025]

Leads 21 are formed on package 27 and connected to internal electrodes 28 through internal wires formed in package 27. (Package 27 has a multi-layer structure and internal wires are formed in package 27.) Therefore, the electrodes of semiconductor chips 22a to 22d in multichip module 21 are connected to leads 21 via the internal electrodes and internal wires of package 27.

[0026]

Metal cap 32 is attached on package 27 incorporating multichip module 21, and multichip module 21 is sealed in package 27. The configuration of package 27 is basically the same as that of conventional package 7.

[0027]

The configuration of multichip module 21, which is the main unit of this invention, is described using figures 1, 2, and 3.

[0028]

As shown in figures 2 and 3, the first feature of multichip module 21 related to this embodiment is that semiconductor chips 22a to 22d are adjacently arranged on the center of substrate 24. That is, semiconductor chips are in contact with other chips, unlike the prior art.

[0029]

Since semiconductor chips 22a to 22d are not separate from each other, substrate 24 which is smaller than the prior art can incorporate the same number of semiconductor chips (four in this embodiment), thus miniaturizing semiconductor device 20 (compare figures 1 and 7).

[0030]

For multichip module 21 related to this embodiment, the second feature is resin-filled section 33, which is formed at the center of adjoining semiconductor chips 22a to 22d to be filled with resin 25.

[0031]

Resin-filled section 33 can be easily formed by selecting the arrangement of semiconductor chips 22a to 22d. It is unnecessary to form other components. Forming resin-filled section 33 does not increase the manufacturing cost of semiconductor device 20.

[0032]

The manufacturing procedure of the above configured multichip module 21 is described below.

[0033]

Similar to the prior art, solder bumps 23 are formed on semiconductor chips 22a to 22d, and semiconductor chips 22a to 22d are bonded to substrate 24 with solder bumps 23. In detail, solder bumps 23 are formed on electrodes, which have been formed on semiconductor chips 22a to 22d, and lead electrodes (not shown) corresponding to the above electrodes are formed on substrate 24.

[0034]

After solder bumps 23 formed on semiconductor chips 22a to 22d are aligned to the lead electrodes in a face-down state to substrate 24, semiconductor chips 22a to 22d are heated to weld solder bumps 23 to the lead electrodes. The formation position of the lead electrodes has been specified so that semiconductor chips 22a to 22d are in contact with each other and resin-filled section 33 is formed at the center of adjoining semiconductor chips 22a to 22d. A separate space with a height of solder bumps 23 is formed between semiconductor chips 22a to 22d and substrate 24.

[0035]

After semiconductor chips 22a to 22d are adjacently arranged at the center of substrate 24, the separate space between semiconductor chips 22a to 22d and substrate 24 is filled with resin 25.

[0036]

Resin 25 has the characteristics of insulation and high heat conductivity. Filling resin 25 can prevent solder bumps 23 from being oxidized and can lengthen the lifetime of solder bumps 23. Heat generated from semiconductor chips 22a to 22d can be efficiently radiated through resin 25 to substrate 24.

[0037]

As described above, since resin-filled section 33 is formed at the center of adjoining semiconductor chips 22a to 22d in multichip module 21 related to this embodiment, resin 25 can be filled with from resin-filled section 33, while resin can be filled from the side of the semiconductor chip that is not in contact with the sides of other chips. Figure 2 shows the state of filling with resin 25 from resin-filled section 33.

[0038]

Since resin 25 is filled with via resin-filled section 33 at the center of semiconductor chips 22a to 22d adjacently arranged, the entire area in which semiconductor chips 22a to 22d face to substrate 24 can be filled with resin 25.

[0039]

Therefore, solder bumps 23 can be completely sealed with resin 25, thus preventing the lifetime of solder bumps 23 from being shortened. In addition, since semiconductor chips 22a to 22d can be completely bonded to substrate 24 with resin 25, heat generated from semiconductor chips 22a to 22d can be efficiently radiated to substrate 24, thus improving the heat radiating characteristics.

[0040]

Figures 4 and 5 show a modified embodiment. In the above described embodiment shown in figures 1 to 3, resin-

filled section 33 is formed by selecting the arrangement of semiconductor chips 22a to 22d.

[0041]

In the modified embodiment, as shown in figure 4, notch 34 is formed at the specified corner of semiconductor chip 22. As shown in figure 5, plural semiconductor chips 22 are arranged so that notches 34 formed on semiconductor chips 22a to 22d face each other to form resin-filled section 33. For this configuration, it is unnecessary to consider the arrangement of semiconductor chips 22a to 22d, thus simplifying the positioning of semiconductor chips 22a to 22d.

[0042]

[Advantages of the Invention]

As described above, this invention can obtain the following advantages and at the same time the semiconductor device can be miniaturized.

[0043]

Bumps can be completely sealed with resin, thus preventing the lifetime of bumps from being shortened.

[0044]

Since semiconductor chips can be completely bonded to the substrate with resin, heat generated from semiconductor chips can be efficiently radiated to the substrate, thus improving the heat radiating characteristics.

BRIEF DESCRIPTION OF THE DRAWINGS

Figure 1 is a cross-section of a semiconductor device related to an embodiment of this invention.

Figure 2 is a perspective view of a multichip module incorporated in the semiconductor device related to an embodiment of this invention.

Figure 3 is a plan view of the multichip module incorporated in the semiconductor device related to an embodiment of this invention.

Figure 4 is a perspective view of a semiconductor chip related to a modified embodiment of this invention shown in figures 1 to 3.

Figure 5 is a plan view of the multichip module related to a modified embodiment of this invention shown in figures 1 to 3.

Figure 6 is a perspective view of a multichip module incorporated in a conventional semiconductor device.

Figure 7 is a cross-section showing a conventional semiconductor device.

Figure 8 is a perspective view of a multichip module in which semiconductor chips are adjacently arranged.

- 20: Semiconductor device
- 21: Multichip module
- 22 and 22a to 22d: Semiconductor chips
- 23: Solder bumps
- 24: Substrate
- 25: Resin
- 27: Package
- 28: Internal electrode
- 29: External connection electrode
- 30: Wire
- 31: Lead
- 32: Cap
- 33 and 35: Resin-filled sections
- 34: Notch

20 Semiconductor device

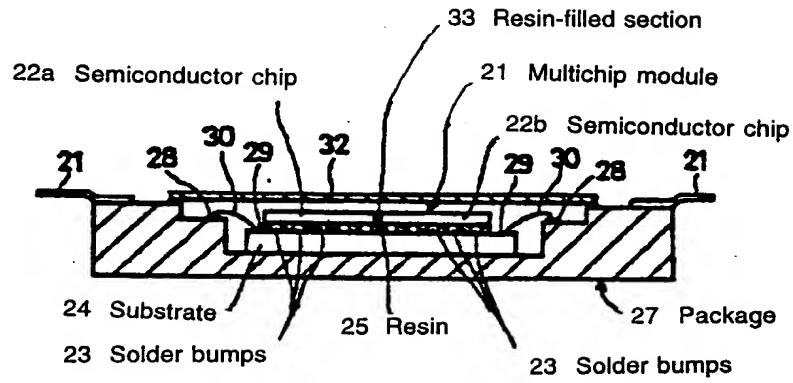


Figure 1

21 Multichip module

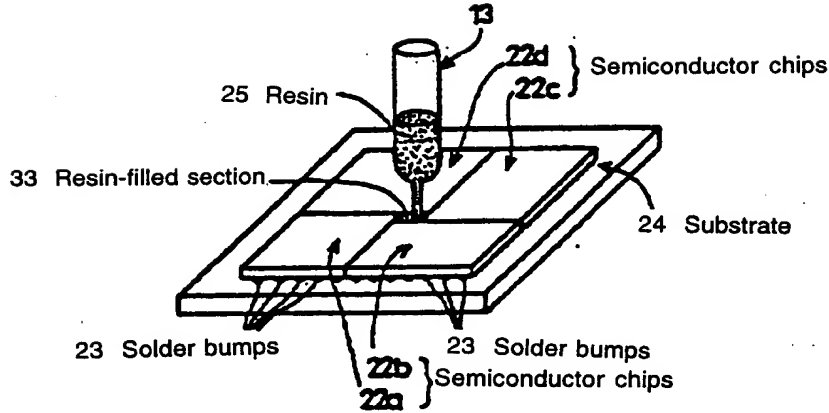


Figure 2

21 Multichip module

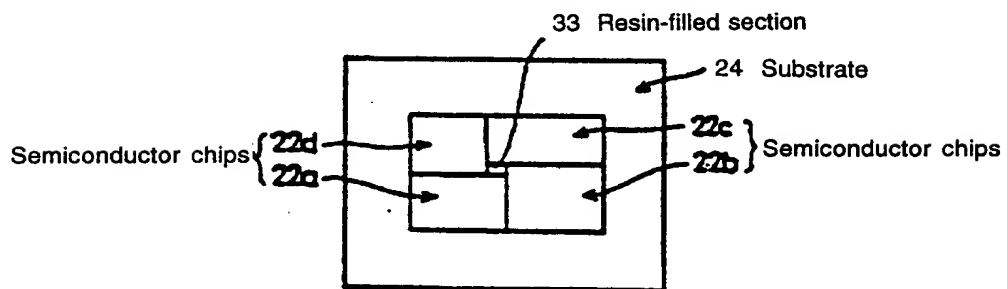


Figure 3

22 Semiconductor chip

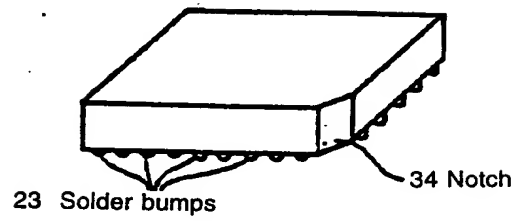


Figure 4

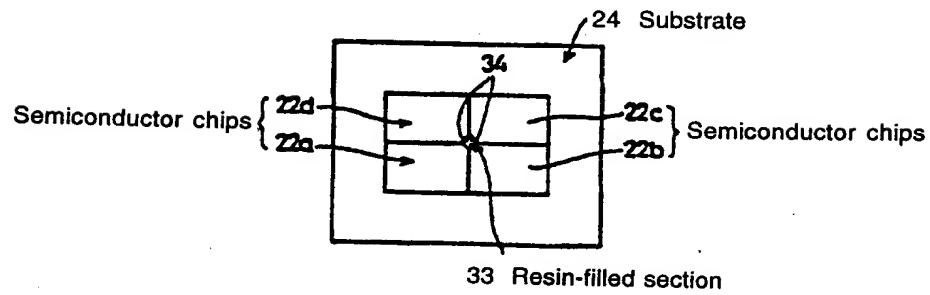


Figure 5

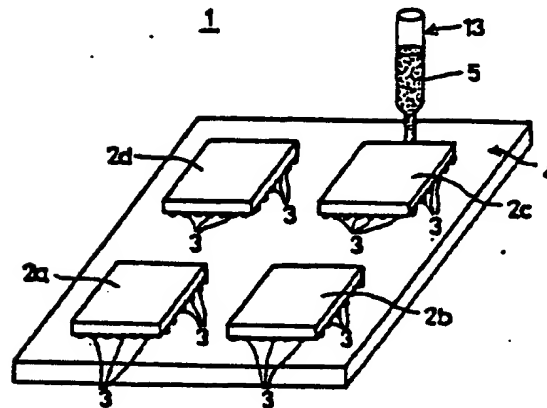


Figure 6

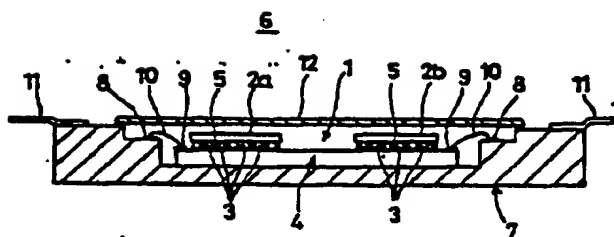


Figure 7

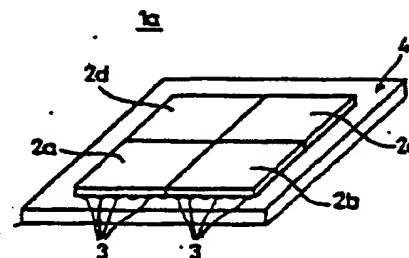


Figure 8